

[First Hit](#)[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

Generate Collection

Print

L3: Entry 19 of 20

File: JPAB

Apr 12, 2002

PUB-NO: JP02002109750A

DOCUMENT-IDENTIFIER: JP 2002109750 A

TITLE: DEVICE FOR GENERATING TIMING SIGNAL

PUBN-DATE: April 12, 2002

## INVENTOR-INFORMATION:

NAME

COUNTRY

MORITA, SHUJI

KONO, KAZUHIKO

## ASSIGNEE-INFORMATION:

NAME

COUNTRY

MATSUSHITA ELECTRIC IND CO LTD

APPL-NO: JP2000301918

APPL-DATE: October 2, 2000

INT-CL (IPC): G11 B 7/005; G11 B 20/10; G11 B 20/14

## ABSTRACT:

PROBLEM TO BE SOLVED: To precisely presume a link area by a linking rule from a reproduction signal of an optical disc even if the reproduction signal gets disordered by defects such as dust or fingerprints on the surface of the optical disc and linear velocity at a time of reproducing changes in a wide range.

SOLUTION: In a device that reproduces an information signal from the disc having a specific link area in a cluster and generates a timing signal showing that a reproduction position is a link area, an ADIP demodulated circuit 101 demodulates a synchronized signal and address information from the reproduction signal of the disc. An average cycle detecting circuit 102 detects an average cycle value of the reproduction signal. A link signal output timing generating circuit 103 searches an internal link area as a candidate of the link area based on the synchronized signal and the average cycle value. An output judging circuit 104 regards the internal link area as the link area and outputs the timing signal when an address becomes a specific address.

COPYRIGHT: (C) 2002, JPO

[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-109750

(P2002-109750A)

(43)公開日 平成14年4月12日(2002.4.12)

(51)IntCl. <sup>7</sup>	識別記号	F I	テームト*(参考)
G 1 1 B 7/005		G 1 1 B 7/005	Z 5 D 0 4 4
20/10	3 1 1	20/10	3 1 1 5 D 0 9 0
20/14	3 5 1	20/14	3 5 1 A

審査請求 未請求 請求項の数 5 O L (全 15 頁)

(21)出願番号 特願2000-301918(P2000-301918)

(22)出願日 平成12年10月2日(2000.10.2)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 森田 周司

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 甲野 和彦

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 100086737

弁理士 岡田 和秀

Fターム(参考) 5D044 BC05 CC06 GM02 GM12

5D090 AA01 BB03 BB04 CC01 DD03

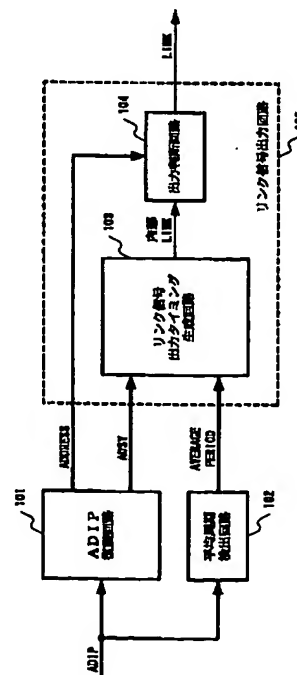
FF07 FF34 GG26

(54)【発明の名称】 タイミング信号生成装置

## (57)【要約】

【課題】 光ディスク表面上のはこりや指紋などの欠陥による再生信号の乱れがあっても、再生時の線速度が広い範囲で変化したとしても、リンキングルールによるリンク領域を光ディスクの再生信号から正確に推定できるようにする。

【解決手段】 クラスタに所定のリンク領域を有するディスクから情報信号を再生する装置において、再生位置がリンク領域であることを示すタイミング信号を生成する装置において、ADIP復調回路101はディスクの再生信号から同期信号とアドレスの情報を復調する。平均周期検出回路102は再生信号の平均周期値を検出する。リンク信号出力タイミング生成回路103は同期信号と平均周期値に基づいてリンク領域の候補としての内部リンク領域を求める。出力判断回路104はアドレスが特定アドレスとなったときに内部リンク領域をリンク領域と特定してタイミング信号を出力する。



## 【特許請求の範囲】

【請求項1】 所定の記録単位で情報信号が記録され、かつ前記記録単位の接続部に所定のリンク領域を有するディスクから前記情報信号を再生する装置において、前記ディスク上の再生位置が前記リンク領域であることを示すタイミング信号を生成するタイミング信号生成装置であって、前記ディスクの再生信号から同期信号とアドレスの情報を復調する情報復調手段と、前記再生信号の平均周期値を検出する平均周期検出手段と、前記同期信号と前記平均周期値に基づいてリンク領域の候補としての内部リンク領域を求め前記アドレスが特定アドレスとなつたときに前記内部リンク領域をリンク領域と特定して前記タイミング信号を出力するタイミング信号出力手段とを備えていることを特徴とするタイミング信号生成装置。

【請求項2】 前記情報復調手段は、内部信号を基にステータス信号を生成して出力し、前記タイミング信号出力手段は、前記ステータス信号に基づいて前記タイミング信号の出力を禁止することを特徴とする請求項1に記載のタイミング信号生成装置。

【請求項3】 前記情報復調手段は、同期信号検出用の検出窓の状態を前記ステータス信号として出力することを特徴とする請求項2に記載のタイミング信号生成装置。

【請求項4】 前記情報復調手段は、誤り検出コードの演算結果を前記ステータス信号として出力することを特徴とする請求項2または請求項3に記載のタイミング信号生成装置。

【請求項5】 前記情報復調手段は、誤り検出コードの演算結果を出力し、前記タイミング信号出力手段は、内部アドレスレジスタを有しており、前記内部アドレスレジスタは前記誤り検出コードの演算結果に従い、前記情報復調手段が出力するアドレスを補正することを特徴とする請求項1から請求項4までのいずれかに記載のタイミング信号生成装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、記録可能な光ディスク等に記録されている情報信号の接続部であるリンク領域を検出して、再生位置がリンク領域であることを示すタイミング信号を生成するためのタイミング信号生成装置に関するものである。

## 【0002】

【従来の技術】最近、追記型光ディスクであるCD-R (Compact Disc-Recordable)、書き換え型光ディスクであるCD-RW (Compact Disc-Rewritable) および光磁気ディスクであるMD (MiniDisc) 等の記録可能なディスクメディアは、音楽データを編集して録音し、携帯型プレーヤを用いて屋外で音楽を楽しむ用途の

他に、ストレージ用途に使用するといった傾向も増えつつある。

【0003】これは光ディスクの製造コストが非常に安く、しかも音楽や映像を記録するには十分な記憶容量があるためであり、今後も光ディスクを用いた音響映像機器は増加するものと考えられる。

【0004】このような光ディスクの記録領域に対して新たなデータを記録しようとした場合、既に記録されているデータの上からデータを書き込んでしまう結果としてデータを不測に削除してしまうといったことがないようにするために、また、光ディスクを再生した場合に、連続するデータ間に記録していない領域が比較的長く存在し、その結果、トラッキング誤差信号が生成できずにトラッキングサーボが外れて再生動作が不可能になってしまうといった不具合を避けるために、規格書によってリンキングルール (Linking Rule) が規定されている。

【0005】MDのリンキングルールでは、記録の最小単位である各クラスタのFDhセクタにおいて、検出されたADIP信号の同期パターンから $49 \pm 10$  EFMフレームの規定時間内にEFM信号の記録を開始、終了しなければならないと規定されている。この規定時間の領域を「リンク領域」と呼ぶ。各クラスタは複数のセクタからなり、個々のセクタにはそれぞれADIP信号の同期パターンから $49 \pm 10$  EFMフレームの規定時間がリンク領域の候補としての内部リンク領域となる。このようなリンク領域の候補である複数の内部リンク領域のうち、前記のFDhセクタ相当の特定アドレスに対応しているのがリンク領域である。そのようなリンク領域を検出したときにタイミング信号を出力するのである。

【0006】なお、FDhの“h”は16進数 (hexadecimal number) 表現であることを示す。ADIPは、“Address In Pregroove”であり、EFMは、“Eighteen to Fourteen Modulation”である。

【0007】より具体的には、リンク領域はFDhセクタの同期パターン検出後の40 EFMフレーム目から59 EFMフレーム目までの20 EFMフレーム領域であり、最長20 EFMフレームに及ぶデータの上書きや未記録領域が発生することが許容されている。なお、後述するように、光ディスク上のFDhセクタは信号処理上は1セクタ分ずれたFChセクタ相当となる。

【0008】通常、光ディスクからデータを再生する場合、光ディスクから再生したEFM信号をコンバータによって2値化信号に変換し、2値化したEFM信号をPLL (Phase Locked Loop) に入力して抽出クロックを生成する。

【0009】そして、抽出クロックの立ち上がりエッジのタイミングで2値化したEFM信号を打ち抜き、その

データ列をEFM復調して音楽等の情報に復元する。

【0010】上記のリンクルールに従って記録された光ディスクを再生する場合、リンク領域では記録信号が全く記録されていないことがあり、このような状況では光ディスクから再生された信号がどのように振舞うかは分からない。最悪の場合、再生したEFM信号が高周波帯域で発振してコンパレータの出力信号がチャタリングを発生し、その結果、PLLの位相ロックが外れてしまうことが考えられる。

【0011】しかも、PLLの位相ロックが外れてしまうと、再生位置が未記録のリンク領域を通過して再び記録信号の存在する領域に移動し、光ディスクから正常な再生信号が入力された場合でも、PLLが位相をロックするまでの引き込み等の時間が余計にかかるので、データを安定に復調するためには相当な時間を要することになる。

【0012】そこで、従来は再生位置がリンク領域であることを示すタイミング信号を生成し、そのタイミング信号を用いて再生位置がリンク領域にあると判断すれば、再生信号を2値化するコンパレータの動作を一時停止して、出力信号をホールドすることによりチャタリングの発生を防止するようにし、2値化した信号のクロックを抽出するPLLの位相ロック外れを保護していた。

【0013】また、PLLもタイミング信号を用いて再生位置がリンク領域にあると判断すれば、その動作を一時ホールドし、ホールド直前の出力周期を保った信号を出力し続ける処理を行なうようになっている。すなわち、PLLの位相外れに対して2重の保護処理を実施していた。

【0014】次に、従来技術によるMDプレーヤのタイミング信号生成装置について図10、図11、図12を用いて説明する。

【0015】図10はタイミング信号生成装置のブロック図を示しており、ADIP復調回路1001、PLL1002およびリンク信号出力タイミング生成回路1003と出力判断回路1004とからなるリンク信号出力回路1005から構成されている。

【0016】図11はタイミング信号生成装置の動作を説明するための信号波形図であり、ADIP信号をFM復調して2値化した信号であるバイフェーズ信号BPDT(a)、そしてBPDT(a)からPLLを用いて抽出したクロックであるBPCK(b)、またADIP信号の同期パターンの位置を示すADIP同期信号ADSY(c)、さらにPLL1002を用いてEFM信号から抽出したクロックであるPCK(r)、および各セクタの同期信号後の39EFMフレーム目から59EFMフレーム目の領域を示す内部LINK(h')を示したものである。

【0017】図12は出力判断回路1004の動作を説明する信号波形図であり、ディスク上に記録されている

アドレスデータ(i)、ADIP信号の同期信号ADSY(c)、ディスクからの再生信号を復調して得られるアドレスデータ(j)、リンク信号出力タイミング生成回路1003が出力する内部LINK(h')、および出力判断回路1004が出力するタイミング信号LINK(h)の信号波形である。

【0018】ADIP復調回路1001はMDから再生したADIP信号をFM復調して2値化したBPDT(a)を生成し、内部に備えているPLLを用いてBPDT(a)からクロックBPCK(b)を抽出する。

【0019】抽出されたクロックBPCK(b)の周波数は約6.3kHzであり、BPCK(b)の立ち上がりのタイミングでBPDT(a)を打ち抜いてデータ列を取り出す。

【0020】ADIP信号の同期パターンはFM復調後のデータ列が“11101000”(図示のもの)または“00010111”と規定されており、データ列が同期パターンと一致した場合、一致してから次のBPCK(b)の立ち上がりエッジまでの期間は同期信号ADSY(c)を論理Hにして出力する。それ以外の期間について同期信号ADSY(c)は論理Lを出力する。

【0021】さらに、ADIP復調回路1001は同期パターンに続くデータ列をバイフェーズ復調することによりアドレスデータと誤り検出符号CRC(Cyclic Redundancy Check)を得て、復調したアドレスデータに誤りがないかをCRCを用いて演算する。

【0022】ここで得られるアドレスデータはクラスタ16bit、セクタ8bitの合計24bitのデータとCRCの8bitデータである。

【0023】PLL1002は2値化されたEFM信号からクロックPCK(r)を抽出してリンク信号タイミング生成回路1003に出力する。ここで抽出されたクロックPCK(r)の周波数は約4.3218MHzである。

【0024】1EFMフレームは588個のクロックPCK(r)単位で構成されており、各EFMフレームの先頭にあるフレーム同期信号は4.3218MHz/588=7.35kHzの周期で繰り返される。

【0025】リンク信号出力タイミング生成回路1003では、ADIP復調回路1001から入力される同期信号のADSY(c)とPLL1002から入力されるクロックPCK(r)より、リンク領域の候補としての内部リンク領域に対応する内部LINK(h')を生成する。

【0026】次に、図11を用いて、内部LINK(h')を生成する過程について説明する。

【0027】リンク信号出力タイミング生成回路1003は内部にカウンタを有しており、ADIP信号の同期信号が検出された場合、つまり同期信号ADSY(c)

が論理Hとなった場合にカウンタをゼロにリセットする。その後、クロックPCK(r)の立ち上がりエッジ毎にカウンタをインクリメントしていく。

【0028】したがって、カウンタの値が“588×39”に一致したとき、ディスクの再生位置が同期信号検出から40EFMフレーム目に突入したと判断でき、またカウンタの値が“588×59”に一致したとき、ディスクの再生位置が同期信号検出から60EFMフレーム目に突入した、つまり59EFMフレーム目が終了したと判断できる。

【0029】リンク信号出力タイミング生成回路1003が出力するリンク領域の候補としての内部リンク領域に対応する内部LINK(h')は、上記のカウンタの値に従って各セクタの同期パターン検出後の40EFMフレーム目から59EFMフレーム目までの領域で論理Hとし、それ以外の領域では論理Lとする。

【0030】リンキングルールによれば、リンク領域は、各クラスタにおいて複数あるセクタのうちFDhセクタにのみ規定されているが、これはディスク上の位置を示しており、実際再生動作をしている場合、再生信号が復調されてアドレスが確定するのは当該FDhセクタのデータを全て読み終えた後のタイミングで内部のアドレスデータを更新することになる。

【0031】つまり、図12で示すように、ディスク上のアドレスデータ(i)とADIP復調回路1001内部のアドレスデータ(j)は1セクタ分のずれが生じることになり、ディスクの再生位置がリンキングルールで規定しているリンク領域となるのはアドレスデータ(j)が特定のアドレスのFC'hとなるセクタの場合である。

【0032】出力判断回路1004は内部LINK(h')とアドレスデータ(j)を入力し、アドレスデータ(j)が特定アドレスFC'hの場合は内部LINK(h')をそのままタイミング信号LINK(h)として出力し、アドレスデータ(j)が特定アドレスFC'h以外の場合はタイミング信号LINK(h)を論理Lとして出力することにより、リンキングルールで規定されたリンク領域に対応したタイミング信号LINK(h)を生成することができる。

【0033】

【発明が解決しようとする課題】上記の従来技術によるタイミング信号生成装置では、EFM信号からPLLを用いてクロックを抽出し、その抽出クロックの周期とEFMフレームの周期の比が固定であることを利用してリンク領域の位置を求めるものである。

【0034】PLL1002は位相ロックを外れにくくするために追従帯域が広く設計されており、ディスク表面上のほこりや指紋といった欠陥によるEFM信号の乱れに対しても追従するため位相ロックが外れることは無いが、その期間では抽出クロックの周期が乱れることに

なり、その周期の乱れがリンク信号タイミング生成回路1003内部のカウンタに累積されてリンク領域の位置がずれる、あるいはリンク領域の規定時間(20EFMフレーム)よりも長い領域または短い領域になってしまうといった問題点を有していた。

【0035】また、最近の光ディスク再生装置は省電力の取り組みとして、光ディスクを通常速度よりも高速度で回転させることにより転送速度を上げ、再生したデータを大量にバッファへ格納し、バッファ内のデータ残量が十分にある場合は、光ディスクからの再生動作を停止してスピンドルモータやアクチュエータなどの機械的要素で消耗する電力を削減するといった技術が導入されている。

【0036】さらに、コストの削減という観点からは、光ディスクの回転制御にCAV(Constant Angular Velocity)制御を用いることにより、複雑なCLV(Constant Linear Velocity)制御回路に比べて簡素化できるという取り組みもなされている。

【0037】上記のような取り組みに対しては、可変線速度対応の信号処理回路の開発が1つの解決策である。

【0038】しかし、通常のPLLでは位相をロックするためには入力信号の周期が設計目標値の±10%程度の範囲に入っている必要があり、従来の技術による構成ではCAV制御による線速度の変化に対応できないという問題点があった。

【0039】その対応策として、様々な線速度に対応できるように複数のPLLを備えた構成も可能であるが、回路規模が格段に増加するためコストの上昇は避けることができず、しかも回路設計が複雑になるといった問題にも直面することになる。

【0040】

【課題を解決するための手段】タイミング信号生成装置についての本発明は、次のような手段を講じることにより、上記の課題を解決するものである。

【0041】本発明は、次の構成を前提とする。所定の記録単位で情報信号が記録され、かつ前記記録単位の接続部に所定のリンク領域を有するディスクから前記情報信号を再生する装置において、前記ディスク上の再生位置が前記リンク領域であることを示すタイミング信号を生成するタイミング信号生成装置であり、さらに、従来の技術と同様に、前記ディスクの再生信号から同期信号とアドレスの情報を復調する情報復調手段を備えている。

【0042】ここで、所定の記録単位とは、その代表例として複数のセクタのまとまりであるクラスタを挙げることができる。情報信号としては、その代表例として音声信号や映像信号や映像音声混成信号やデータ信号などを挙げることができる。接続部とは、ある記録単位(クラスタ)から次の所定の記録単位(クラスタ)へとつな

げるための領域のことである。もともと、これらはあくまで例示に過ぎなくて、本発明はそのようなものに限定される必要性はないものとする。

【0043】本発明のタイミング信号生成装置は、上記の前提に加えて、さらに、次のような要素を備えたことを特徴としている。すなわち、従来の技術の場合のPLHに代わるものとして、前記再生信号の平均周期値を検出する平均周期検出手段を設ける。そして、タイミング信号出力手段においては、前記情報復調手段からの同期信号と前記平均周期検出手段からの平均周期値に基づいて、リンク領域の候補としての内部リンク領域を求め、前記情報復調手段からのアドレスが特定アドレスとなったときに、前記内部リンク領域をリンク領域と特定して前記タイミング信号を出力するように構成してある。

【0044】ここで、理解を容易にするために、参考として、後述する実施の形態での構成要素との対応関係を記述しておく。情報復調手段は一例としてのADIP復調回路に対応し、平均周期検出手段は平均周期検出回路に対応し、タイミング信号出力手段はリンク信号出力回路に対応している。また、特定アドレスとは一例としてのFChに対応するものである。もともと、これらはあくまで例示に過ぎなくて、本発明はそのようなものに限定される必要性はないものとする。

【0045】本発明の上記構成による作用は次のとおりである。記録単位の代表例としてのクラスタにおける個々のセクタで、情報復調手段は再生信号から同期信号とアドレスの情報とを復調する。平均周期検出手段はディスクからの再生信号につき平均周期値を検出する。例えば、ディスクにあらかじめ記録されているトラッキングサーボのためのアドレス信号を再生し、その立ち上がりエッジ間または立ち下がりエッジ間をクロックでカウントすることで平均周期値を求めることができる。高周波成分と低周波成分とが混成されているアドレス信号の場合には、低域通過フィルタを用いることで平均周期値を求めることができる。平均周期値は低周波成分相当であるので、仮にディスクにはほりや指紋などの欠陥が存在していても、その影響はほとんど波及しない。

【0046】ディスクに記録されている情報信号の記録周波数とアドレス信号の記録周波数との間には一定の相関関係（比例関係）がある。この相関関係は、ディスクの線速度が変化しても変わらない。すなわち、ディスクの線速度がどのような速度であっても再生したアドレス信号の平均周期値が求められていると、情報信号のフレーム長さは簡単に求めることができる。

【0047】タイミング信号出力手段は、情報復調手段からの同期信号と平均周期検出手段からの平均周期値とに基づいてリンク領域の候補としての内部リンク領域の位置を各セクタにおいて求める。例えば、ディスクからの再生信号が何フレーム目相当であるかを計数する。再生信号の1フレーム分の測定については、その測定の開

始点を前記の同期信号によって決める。クロックのカウント値が平均周期値の所定の定数倍となったときに1フレーム分とする。各セクタにおいて、内部リンク領域が同期信号から何フレーム目から何フレーム目までであるかについては、ディスクの規格によりあらかじめ定められている。タイミング信号出力手段は、情報信号のフレーム数を計数して各セクタごとの内部リンク領域を求める。そのような複数の内部リンク領域がリンク領域の候補となる。クラスタを構成しているすべてのセクタにおいて、このようなリンク領域の候補としての内部リンク領域が求められる。少なくとも、正規のリンク領域が求められるまでは、内部リンク領域を求める。

【0048】さらに、タイミング信号出力手段は、情報復調手段からのアドレスの情報に基づいて、そのアドレスが特定アドレスであるかを判断し、リンク領域の候補である複数の内部リンク領域のうち特定アドレスに対応する内部リンク領域をリンク領域として特定し、そのリンク領域においてタイミング信号を生成し出力する。

【0049】以上のように、再生信号の平均周期値を利用することにより、ディスク表面上のほりや指紋などの欠陥のために再生信号が劣化していても、正確にリンク領域を求めて高精度にタイミング信号を生成することができ、さらに、平均周期値は線速度に対して一定の相関をもっているため、大幅な回路の増加や変更を伴うことなく再生時に線速度の変化にも対応することができる。

【0050】

【発明の実施の形態】以下、本発明の実施の形態を総括的に説明する。

【0051】本願第1の発明のタイミング信号生成装置は、所定の記録単位で情報信号が記録され、かつ前記記録単位の接続部に所定のリンク領域を有するディスクから前記情報信号を再生する装置において、前記ディスク上の再生位置が前記リンク領域であることを示すタイミング信号を生成するタイミング信号生成装置であって、前記ディスクの再生信号から同期信号とアドレスの情報を復調する情報復調手段と、前記再生信号の平均周期値を検出する平均周期検出手段と、前記同期信号と前記平均周期値に基づいてリンク領域の候補としての内部リンク領域を求め前記アドレスが特定アドレスとなったときに前記内部リンク領域をリンク領域と特定して前記タイミング信号を出力するタイミング信号出力手段とを備えていることを特徴とする。

【0052】この第1の発明の構成は、上記の〔課題を解決するための手段〕の項の構成を別の表現形態で記述したものに相当し、それによる作用については、同じく上記の〔課題を解決するための手段〕の項で説明したのと実質的に同様のものとなる。すなわち、再生信号の平均周期値を利用することにより、ディスク表面上のほこ

りや指紋などの欠陥のために再生信号が劣化していても、正確にリンク領域を求めて高精度にタイミング信号を生成することができ、さらに、平均周期値は線速度に対して一定の相関をもっているので、大幅な回路の増加や変更を伴うことなく再生時に線速度の変化にも対応することができる。

【0053】好ましい形態としての本願第2の発明のタイミング信号生成装置は、上記の第1の発明において、前記情報復調手段は、内部信号を基にステータス信号を生成して出力し、前記タイミング信号出力手段は、前記ステータス信号に基づいて前記タイミング信号の出力を禁止することを特徴とする。

【0054】また、好ましい形態としての本願第3の発明のタイミング信号生成装置は、上記の第2の発明において、前記情報復調手段は、同期信号検出用の検出窓の状態を前記ステータス信号として出力することを特徴とする。

【0055】この第2、第3の発明による作用は次のとおりである。ディスク上でのほこりや指紋などの欠陥のために情報復調手段がアドレスの情報を安定に復調できてないときは、実際上は特定アドレスではないのに誤って特定アドレスであると誤判定してしまう可能性がある。そうすると、偽のタイミング信号が不測に出力されてしまい、再生信号を2値化するコンパレータや2値化した信号のクロックを抽出するPLLにおいてホールド等の保護動作が誤って起こってしまう可能性がある。このように情報復調手段がアドレスの情報を安定に復調できてないときには情報復調手段からタイミング信号出力手段にステータス信号を出力して、タイミング信号出力手段によるタイミング信号の出力を禁止させる。これにより、偽のタイミング信号が不測に出力されてしまうことをなくし、コンパレータやPLLのホールド等の保護動作が誤って起こってしまうという不都合な事態を避けることができる。

【0056】また、好ましい形態としての本願第4の発明のタイミング信号生成装置は、上記の第2・第3の発明において、前記情報復調手段は、誤り検出コードの演算結果を前記ステータス信号として出力することを特徴とする。

【0057】これは、同期信号検出用の検出窓の状態をステータス信号とする代わりに誤り検出コードの演算結果をステータス信号として利用するもので、上記と同様の作用を発揮する。すなわち、ほこりや指紋などの欠陥のために情報復調手段がアドレスの情報を安定に復調できてないときには、誤り検出コードの演算結果であるステータス信号を出力して偽のタイミング信号が不測に出力されてしまうことをなくし、コンパレータやPLLのホールド等の保護動作が誤って起こってしまうという不都合な事態を避けることができる。

【0058】本願第5の発明のタイミング信号生成装置

は、上記の第1～第4の発明において、前記情報復調手段は、誤り検出コードの演算結果を出力し、前記タイミング信号出力手段は、内部アドレスレジスタを有しており、前記内部アドレスレジスタは前記誤り検出コードの演算結果に従い、前記情報復調手段が出力するアドレスを補正することを特徴とする。

【0059】この第5の発明による作用は次のとおりである。ディスク上でのほこりや指紋などの欠陥のために情報復調手段によるアドレスの情報の復調が連続して誤ったときにおいて、上記の保護動作禁止処理を行うのであれば、実際上は特定アドレスであるにもかかわらず、誤って特定アドレスではないと誤判定してしまう可能性がある。そうすると、正規のリンク領域に対して正規のタイミング信号が出力されなくなってしまう、そのリンク領域が未記録状態であれば、再生信号を2値化するコンパレータや2値化した信号のクロックを抽出するPLLに異常な信号されてPLLの位相ロックが外れてしまう可能性がある。このように情報復調手段が連続してアドレス復調を誤るときの対策として、情報復調手段から誤り検出コードの演算結果をタイミング信号出力手段に出力するように構成する。また、タイミング信号出力手段には、情報復調手段からのアドレスを前記誤り検出コードの演算結果に基づいて補正するための内部アドレスレジスタを設ける。この内部アドレスレジスタは、誤り検出コードの演算結果が正常のときは情報復調手段からのアドレスをそのまま利用する。異常のときは、1つ前のアドレスをインクリメントなどして更新し補正し、常に正しいアドレスを確保する。その結果として、アドレス復調が連続して誤った場合でも、常に正確にリンク領域を検出することができる。

【0060】(具体的な実施の形態)以下、本発明にかかわるタイミング信号生成装置の具体的な実施の形態を図面に基づいて詳細に説明する。

【0061】(実施の形態1)図1は本発明の実施の形態1におけるタイミング信号生成装置の構成を示したブロック図である。

【0062】図示するように、タイミング信号生成装置は、ADIP復調回路101、平均周期検出回路102、およびリンク信号出力タイミング生成回路103と出力判断回路104とからなるリンク信号出力回路105を備えている。つまり、本実施の形態1では従来のタイミング信号生成装置(図10)のPLL1002に代えて、平均周期検出回路102を用いるようにしている。

【0063】図2はADIP復調回路101、平均周期検出回路102およびリンク信号出力タイミング生成回路103の動作を説明する信号波形図であり、ADIP信号をFM復調して2値化したバイフェーズデータBPDT(a)、そしてバイフェーズデータBPDT(a)から抽出したクロックBPCK(b)、またADIP信



号の同期信号である同期信号ADSY(c)、さらにADIP信号の平均周期データを3倍にした値である平均周期値データ(d)、リンク信号出力タイミング生成回路103の内部のEFMフレーム計測用カウンタ(e)、LINK用EFMフレーム検出信号(f)、内部LINK用カウンタ(g)の信号波形およびデータである。

【0064】図3はリンク信号出力タイミング生成回路103の動作を説明する信号波形図であり、LINK用EFMフレーム検出信号(f)、内部LINK用カウンタ(g)、内部LINK信号(h')の信号波形およびデータである。

【0065】ADIP復調回路101、出力判断回路104は従来技術における図10で説明したタイミング信号生成装置と同様な動作を行なうものであり、ここでの説明は省略する。

【0066】したがって、ここでは平均周期検出回路102とリンク信号出力タイミング生成回路103についてその動作を説明する。

【0067】平均周期検出回路102はディスクから再生されるADIP信号の平均周期を演算する回路であり、入力されたADIP信号を2値化してその信号の立ち上がりエッジ間あるいは立ち下がりエッジ間をクロックによってカウントし、そのカウント値であるADIP信号の周期データを随時更新していく。

【0068】ADIP信号はFM変調による周期偏差である高周波成分とFMキャリア周波数の変動である低周波成分を主な周波数成分として有しており、ADIP信号の周期データを低域通過フィルタに通すことにより、周期偏差による高周波成分よりも十分低い周波数成分だけをとり出して、FMキャリア周波数の変動による低周波成分のみを有するデータを出力することになる。この出力データはADIP信号の平均周期を示しており、FMキャリア周波数である約22.05kHzに相当するデータとなっている。

【0069】また、ディスク表面上にはほりや指紋などの欠陥が存在していても、その影響は主にADIP信号の比較的高周波成分に及ぶだけで、低域通過フィルタにより除去されることとなり、平均周期データにはほとんど影響が波及しないと考えられる。

【0070】次に、リンク信号出力タイミング生成回路103について説明する。

【0071】リンク信号出力タイミング生成回路103は同期信号ADSY(c)と平均周期値データ(d)を入力とし、各セクタの39EFMフレーム目から59EFMフレーム目の領域を示すリンク領域の候補としての内部リンク領域に対応する内部LINK(h')を生成する。

【0072】通常、EFMフレームの同期信号は7.35kHz相当の周期を持っており、またADIP信号の

平均周期は22.05kHz相当である。7.35kHz:22.05kHz=1:3の比は一定であり、ディスクの線速度が変化したとしても常に一定に保たれる。

【0073】つまり、ディスクを再生している線速度がどのような速度であってもADIP信号の平均周期が求まっていれば、1EFMフレームの長さは簡単に求めることができ、したがって、リンク領域の候補である内部リンク領域も簡単に求めることができる。

【0074】図2を用いて、ADIP信号の平均周期から1EFMフレームの長さを求める動作を説明する。

【0075】リンク信号出力タイミング生成回路103にはフレーム用カウンタ(e)が備えてあり、同期信号ADSY(c)の立ち上がりエッジを検出するとカウンタ(e)をゼロにリセットする。

【0076】また、カウンタ(e)はADIP信号の周期データを計測したのと同じ周波数のクロックによりインクリメントし、ADIP信号の平均周期データを3倍した平均周期値データ(d)に一致するとカウンタをゼロにリセットする。

【0077】カウンタ(e)がADIP信号の平均周期データを3倍した平均周期値データ(d)に一致した瞬間にLINK用フレーム検出信号(f)を論理Hに設定し、一定時間後に再び論理Lに設定することで、LINK用フレーム検出信号(f)は1EFMフレーム毎に論理Lから論理Hへ極性を変化させることになる。

【0078】さらに、リンク信号出力タイミング生成回路103は内部LINK用カウンタ(g)を備えており、同期信号ADSY(c)の立ち上がりエッジを検出するとカウンタ(g)を初期値“1”にリセットし、LINK用フレーム検出信号(f)の立ち上がりエッジを検出した場合にカウンタ(g)をインクリメントする。

【0079】このカウント値は、現在のディスクの再生位置がADIP信号の同期パターンから何番目のEFMフレームであるかを示すものであり、図3に示すように、内部LINK用カウンタ(g)が40d(“d”は10進数(decimal number)であることを示す)から59dである期間に内部LINK(h')を論理Hに設定すれば、リンク領域の候補としての内部リンク領域の位置を求めることができる。

【0080】そのようにしてリンク信号出力タイミング生成回路103において内部リンク領域に対応する内部LINK(h')を求めたあとは、従来の技術の場合と同様にして、リンク信号出力回路105における出力判断回路104が、リンク信号出力タイミング生成回路103からの内部LINK(h')とADIP復調回路101からのアドレスとに基づいて、図12と同様にし、順次、各セクタごとに出力されてくる複数の内部LINK(h')のうち特定アドレスFChに対応したタイミングでタイミング信号LINK(h)を出力する。すなわち、リンキングルールに規定されているようなり



リンク領域の位置を求めることができる。

【0081】以上のように、この実施の形態1のタイミング信号生成装置によれば、平均周期検出回路102とリンク信号出力タイミング生成回路103を備えることにより、ディスク表面上のほりや指紋などの欠陥に対してもほとんど影響の無いタイミング信号を生成することができ、しかも線速度に対して一定の相関関係のあるADIP信号の平均周期を用いてタイミング信号を生成しているため、この回路構成を変更することなく線速度の変化に対応したタイミング信号を生成することができる。

【0082】(実施の形態2)本発明の実施の形態2におけるタイミング信号生成装置について図4、図5、図6を用いて説明する。

【0083】図4は本発明の実施の形態2におけるタイミング信号生成装置の構成を示したブロック図である。

【0084】図示するように、タイミング信号生成装置は、ADIP復調回路401、平均周期検出回路402、およびリンク信号出力タイミング生成回路403と出力判断回路404とからなるリンク信号出力回路405を備えている。本実施の形態2においては、ADIP復調回路401から内部の状態を示すステータス信号を出力し、出力判断回路404へ入力するように構成している。

【0085】図5はステータス信号である検出窓ステータスを説明する信号波形図であり、ADIP信号より同期パターンが検出されたことを示す同期信号(k)（以降、検出同期信号と呼ぶ。）、ADIP信号より同期パターンが検出されなかった場合に内挿する同期信号(m)（以降、内挿同期信号と呼ぶ。）、ADIP復調回路401から出力されるADIP信号の同期信号ADSY(c)、および検出窓の状態を示す検出窓ステータス(n)の信号波形である。

【0086】図6は本発明の実施の形態2におけるタイミング信号生成装置の動作を説明する信号波形図であり、ディスク上のアドレス(i)、ADIP信号の同期信号ADSY(c)、復調されたアドレスデータ(j)、検出窓ステータス(n)、およびタイミング信号LINK(h)の信号波形およびデータである。

【0087】平均周期検出回路402、リンク信号出力タイミング生成回路403については、本発明の実施の形態1による図1のタイミング信号生成装置と同様な動作を行なうものであり、ここでの説明は省略する。

【0088】したがって、ここではADIP復調回路401、出力判断回路404について説明する。

【0089】ADIP復調回路401ではADIP信号の同期パターンの検出を行なって同期信号ADSY(c)を出力しているが、同期検出ができなかった場合の対策として保護処理の回路を備えている。

【0090】ADIPセクタは84個のクロックBPC

Kに相当するデータで構成されており、同期パターンはADIPセクタの先頭に存在し、8個のクロックBPCCKに相当するデータ長で記録されている(図11参照)。つまり、正常なADIP信号を復調する場合には必ず84BPCCK周期で同期パターンが検出される。

【0091】この規則に従えば、ディスク表面上のほりや指紋などの欠陥によりADIP信号の同期検出ができなかった場合でも、クロックBPCCKが正常に生成できていれば、本来存在すべき同期信号の位置へ同期信号を挿入することができる。この信号が内挿同期信号(m)である。

【0092】したがってADIP復調回路401の内部には2種類の同期信号が存在することになる。この2種類の同期信号から1つを選んで同期信号ADSY(c)を出力しなければならないが、その方法として用いられるのが検出窓を利用することである。

【0093】検出窓とは検出同期信号(k)の内挿同期信号(m)に対する時間軸変動の許容範囲を示すもので、検出窓が設定されている場合、検出同期信号(k)が検出窓の内側で検出されれば、内挿同期信号(m)と一致したと判断し、内挿同期信号(m)は用いることなく、検出同期信号(k)を同期信号ADSY(c)としてそのまま出力するが、検出同期信号(k)が検出窓の外側で検出されれば、内挿同期信号(m)と不一致であると判断して、検出した検出同期信号(k)を無視する。また、検出窓が設定されていない場合は、全ての検出同期信号(k)を同期信号ADSY(c)に出力する。

【0094】内挿同期信号(m)は同期信号ADSY(c)が出力されてから84BPCCK後に出力され、84個のクロックBPCCKをカウントする以前に同期信号ADSY(c)がさらに出力された場合は、その時点でカウンタをリセットしてクロックBPCCKをカウントする。内挿同期信号(m)は無条件で同期信号ADSY(c)に出力される。

【0095】以上の条件により、検出同期信号(k)あるいは内挿同期信号(m)から同期信号ADSY(c)を生成する。

【0096】次に、図5を用いて検出窓を設定するか設定しないかをどのように決めるかについて説明する。

【0097】検出窓を設定する場合は、検出同期信号(k)が安定して出力されているときに、ADIP信号の欠陥により本来の位置以外に発生する偽の同期信号を除外することを目的としている。例えば、検出同期信号(k)と内挿同期信号(m)が連続して2回一致した場合に設定する。すなわち、図5の検出同期信号(k)において、左から3つ目と4つ目の波形が内挿同期信号(m)と一致しているので、4つ目のタイミングでステータス信号である検出窓ステータス(n)を立ち上げて

【0098】一方、検出窓を設定しない場合は、検出同期信号(k)と内挿同期信号(m)が全く一致しなくなったときに、それぞれの位相を合わせることを目的としている。例えば、検出同期信号(k)と内挿同期信号(m)が一致しなかった場合に設定を解除する。すなわち、図5の内挿同期信号(m)の左から5つ目の波形のときに検出同期信号(k)がないため、そのタイミングで検出窓ステータス(n)を立ち下げている。なお、図5の検出同期信号(k)の左から2つ目の波形のときには、この段階では検出窓ステータス(n)は論理Hとなっているが、同期信号ADSY(c)としてはこの検出同期信号(k)を無視している。

【0099】このような状態遷移によりADIP復調回路401は、検出同期信号(k)と内挿同期信号(m)がなるべく一致するように検出窓を制御し、安定にデータ復調が行なえるように動作する。

【0100】つまり、逆を言えば、検出窓が設定されているとき、ADIP復調回路401は安定にアドレスデータ(j)を復調しているということになり、検出窓が設定されていないときは、安定にアドレスデータ(j)を復調している可能性は低いということになる。

【0101】内挿についての詳しい内容は本発明では直接には関係しないので、これ以上の説明は省略するが、いずれにしても、ADIP復調回路401においてアドレスの復調が正常で安定していると判定できたときにはステータス信号を論理Hに設定し、アドレスの復調が不安定であると判定したときにはステータス信号を論理Lに設定する。図5はそのことを示している。

【0102】次に、出力判断回路404について説明する。

【0103】出力判断回路404は実施の形態1で説明したタイミング信号生成装置の動作に加え、ADIP復調回路401から入力されるステータス信号である検出窓ステータス(n)が論理H(検出窓が設定されている)の場合はタイミング信号LINK(h)を出力するが、検出窓ステータス(n)が論理L(検出窓の設定が解除されている)の場合はタイミング信号LINK(h)を論理Lに固定して出力するものである。

【0104】ところで、前記実施の形態1におけるタイミング信号生成装置の場合、検出窓の設定が解除されている状態、つまり安定にデータを復調している可能性が低い場合においても同期信号ADSY(c)、アドレスデータ(j)、ADIP信号の平均周期データを用いてリンク領域を求めてタイミング信号LINK(h)を出力する。そのような不都合を図6で説明する。

【0105】図6に示すように、実施の形態1の場合には、特定アドレスFChでないセクタにおいて、アドレス復調の結果、特定アドレスFChと誤って復調した場合でも、そのセクタにおいて、破線で示す偽のタイミング信号LINK(h)を出力してしまうこととなり、そ

の結果、ディスクからの再生信号を2値化するコンパレータがホールドされ、正常な復調動作が一時的にできなくなってしまう。

【0106】しかし、本発明の実施の形態2におけるタイミング信号生成装置の場合、安定なデータ復調ができていないことを検出窓ステータス(n)によって判断し、検出窓ステータス(n)が論理Lとなつて安定なデータ復調が行なわれていない可能性があれば、タイミング信号LINK(h)を強制的に論理Lに固定して出力し、上記のような不具合を避けることができる。

【0107】以上のように、本実施の形態2のタイミング信号生成装置によれば、ADIP復調回路から検出窓ステータスを出力し、出力判断回路へ入力することにより、ディスク表面上のほこりや指紋などの欠陥に影響されず、かつ線速度の変化に対応したタイミング信号が生成できるだけでなく、ADIP復調回路が不安定なデータ復調時において偽のタイミング信号LINKが出力されてしまうことを回避することができる。

【0108】なお、本発明の実施の形態2によるタイミング信号生成装置において、ADIP復調回路から出力するステータス信号を検出窓ステータスとしたが、それに代えて、例えば図7に示すように、CRCの演算結果をステータスとして出力し、CRCによるアドレスデータのチェックに誤りがないと判断した場合はCRC演算結果を論理Hとし、誤りと判断した場合はCRC演算結果を論理Lとして出力判断回路に出力しても、同様な動作が得られる。

【0109】(実施の形態3)本発明の実施の形態3におけるタイミング信号生成装置について図8、図9を用いて説明する。

【0110】図8は本発明の実施の形態3におけるタイミング信号生成装置の構成を示したブロック図である。

【0111】図示するように、タイミング信号生成装置は、ADIP復調回路801、平均周期検出回路802、およびリンク信号出力タイミング生成回路803と出力判断回路804とアドレス補間回路805とからなるリンク信号出力回路806を備えている。本実施の形態3においては、アドレス補間回路805をリンク信号出力回路806に備えた構成となしてある。アドレス補間回路805には、ADIP復調回路801からのアドレスを補正するための内部アドレスレジスタが設けられている。

【0112】図9は本発明の実施の形態3におけるタイミング信号生成装置の動作を説明する信号波形図であり、ディスク上のアドレス(i)、ADIP信号の同期信号ADSY(c)、復調されたアドレスデータ(j)、CRC演算結果(p)、補間アドレスデータ(q)、およびタイミング信号LINK(h)の信号波形およびデータである。

【0113】ADIP復調回路801、平均周期検出回

路802、リンク信号出力タイミング生成回路803および出力判断回路804については、本発明の実施の形態1による図1のタイミング信号生成装置と同様な動作を行なうものであり、ここでの説明は省略する。

【0114】よって、ここではアドレス補間回路805について説明する。

【0115】アドレス補間回路805は内部にアドレスデータ用の8bitの内部アドレスレジスタ(q)を有しており、入力される同期信号ADSY(c)の立ち上がりエッジのタイミングでCRC演算結果(p)が論理Hの場合、入力されたアドレスデータ(j)を内部アドレスレジスタ(q)に代入し、CRC演算結果(p)が論理Lの場合、内部アドレスレジスタ(q)に格納されているデータをインクリメントする。この内部アドレスレジスタ(q)の内容を補間アドレスデータと呼ぶことにする。

【0116】ただし、アドレスデータはセクタ情報であるので、補間アドレスデータ(q)がインクリメントする場合、00hから1Fhまでは連続して1ずつインクリメントするが、1Fhの次はFCh、FDh、FEh、FFhとインクリメントして、次のインクリメントで補間アドレスデータ(q)は00hに戻る。

【0117】そして、アドレス補間回路805は補間アドレスデータ(q)のデータを出力判断回路804に出力する。

【0118】次に、図9を用いて詳細な動作を説明する。

【0119】当初、ADIP復調回路801はADIP信号から正常にアドレスデータ(j)を1Dh、1Ehと順に復調し、その結果、CRC演算結果(p)も論理Hを出力する。

【0120】したがって、アドレス補間回路805の補間アドレスデータ(q)はアドレスデータ(j)と一致する。

【0121】続いて、ディスク表面上のほこりや指紋などの欠陥等によりADIP信号が乱れ、本来復調されるべきアドレスデータ(j)は1Fhであるが00hと誤って復調してしまい、CRC演算結果(p)も論理Lとなり、アドレスデータ(j)が誤りであることを示す。

【0122】しかし、CRC演算結果(p)が論理Lであることから、アドレス補間回路805は補間アドレスデータ(q)へアドレスデータ(j)である00hを代入するのではなく、直前の補間アドレスデータ(q)である1Ehをインクリメントした値である1Fhを代入する。

【0123】続いて復調したアドレスデータ(j)も本来のセクタデータFCh(特定アドレス)とは異なる1Ahと誤って復調してしまい、CRC演算結果(p)も論理Lとなるが、アドレス補間回路805は補間アドレスデータ(q)に直前に保有していた1Fhをインクリ

メントした値であるFCh(特定アドレス)を代入する。

【0124】ところで、前記実施の形態2におけるタイミング信号生成装置の場合、出力判断回路はADIP復調回路の内部ステータスによりアドレス復調が正常に行なわれているかを判断し、もし正常に復調されていないと判断されればそのセクタのアドレスの値に関わらず強制的にタイミング信号LINKを論理Lにして、偽のタイミング信号LINKを出力しないように保護処理をしていた。

【0125】しかし、ディスクの再生位置が正規のリンク領域であっても、ADIP復調回路の内部ステータスによりタイミング信号LINKを強制的に論理Lにしてしまうことがあり、そのリンク領域が未記録状態であればディスクから再生した信号を2値化するコンパレータや、2値化した信号のクロックを抽出するPLLに異常な信号が入力されてPLLの位相ロックが外れてしまうといった問題点があった。

【0126】しかし、本発明の実施の形態3におけるタイミング信号生成装置の場合、CRC演算結果を利用してADIP復調回路が復調したアドレスデータとともにアドレスデータを推測し、補間アドレスデータを生成することにより、アドレス復調が不安定な場合でも本来のリンク領域にタイミング信号LINKを論理Hとして出力することができ、上記のような不具合を避けることができる。

【0127】以上のように、アドレス補間回路をリンク信号出力回路に備えることにより、ディスク表面上のほこりや指紋などの欠陥に影響されず、かつ線速度の変化に対応したタイミング信号が生成できるだけでなく、ADIP復調回路が不安定なデータ復調時においても信頼性のあるタイミング信号を出力することができる。

【0128】

【発明の効果】タイミング信号生成装置についての本発明によれば、情報復調手段からの同期信号と平均周期検出手段からの平均周期値に基づいて、リンク領域の候補としての内部リンク領域を求め、情報復調手段からのアドレスが特定アドレスとなったときに、内部リンク領域をリンク領域と特定してタイミング信号を出力するように構成してあるので、ディスク表面上のほこりや指紋などの欠陥のために再生信号が劣化していても、正確にリンク領域を求めて高精度にタイミング信号を生成することができ、さらに、平均周期値は線速度に対して一定の相関をもっているため、大幅な回路の増加や変更を伴うことなく再生時に線速度の変化にも対応することができる。

【0129】また、情報復調手段の内部状態を把握するステータス信号や誤り検出コードの演算結果を用いてアドレス復調の信頼性を判断し、正常に復調していない状態と判断した場合はリンク領域を示すタイミング信号の

出力を禁止することにより、偽のタイミング信号が不測に出力されてしまうことをなくし、再生信号を2値化するコンパレータや2値化した信号のクロックを抽出するPLLのホールド等の保護動作が誤って起こってしまうという不都合な事態を避けることができる。

【0130】さらに、タイミング信号出力手段の内部アドレスレジスタにおいて、情報復調手段からの誤り検出コードの演算結果に従ってアドレスを補正して、常に正しいアドレスを確保することにより、アドレス復調が連続して誤った場合でも、常に正確にリンク領域を検出

#### 【図面の簡単な説明】

【図1】 本発明の実施の形態1におけるタイミング信号生成装置の構成を示すブロック図

【図2】 本発明の実施の形態1におけるADIP復調回路とリンク信号出力タイミング生成回路の動作を説明する信号波形図

【図3】 本発明の実施の形態1におけるリンク信号出力タイミング生成回路の動作を説明する信号波形図

【図4】 本発明の実施の形態2におけるタイミング信号生成装置の構成を示すブロック図

【図5】 本発明の実施の形態2におけるステータス信号である検出窓ステータスを説明する信号波形図

【図6】 本発明の実施の形態2におけるタイミング信号生成装置の動作を説明する信号波形図

【図7】 本発明の実施の形態2におけるCRC演算結果をステータスとして用いた場合の動作を説明する信号波形図

【図8】 本発明の実施の形態3におけるタイミング信号生成装置の構成を示すブロック図

【図9】 本発明の実施の形態3におけるタイミング信号生成装置の動作を説明する信号波形図

【図10】 従来のタイミング信号生成装置の構成を示すブロック図

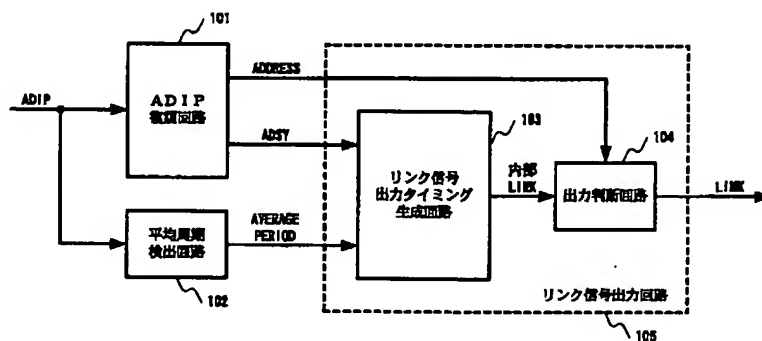
【図11】 従来のタイミング信号生成装置におけるADIP復調回路とリンク信号出力タイミング生成回路の動作を説明する信号波形図

【図12】 従来のタイミング信号生成装置における出力判断回路を説明する信号波形図

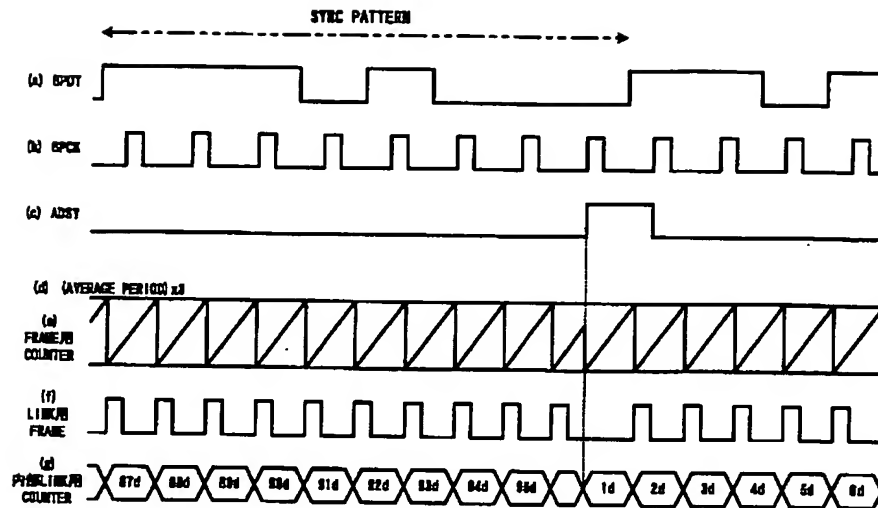
#### 【符号の説明】

101, 401, 801, 1001	ADIP復調回路
102, 402, 802	平均周期検出回路
103, 403, 803, 1003	リンク信号出力タイミング生成回路
104, 404, 804, 1004	出力判断回路
105, 405, 806, 1005	リンク信号出力回路
805	アドレス補間回路
1002	PLL

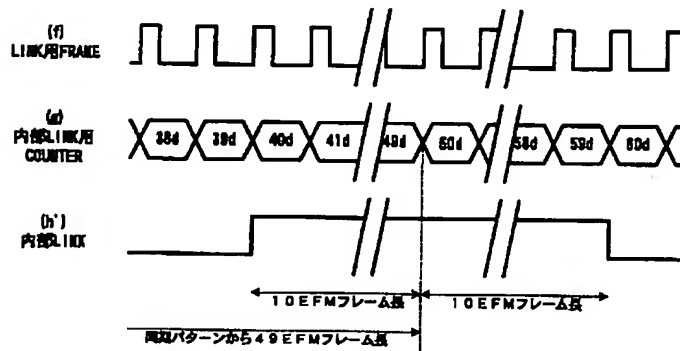
【図1】



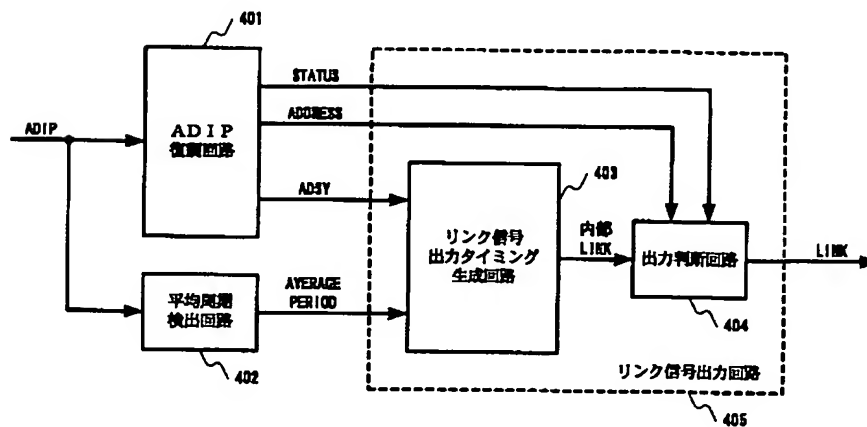
【図2】



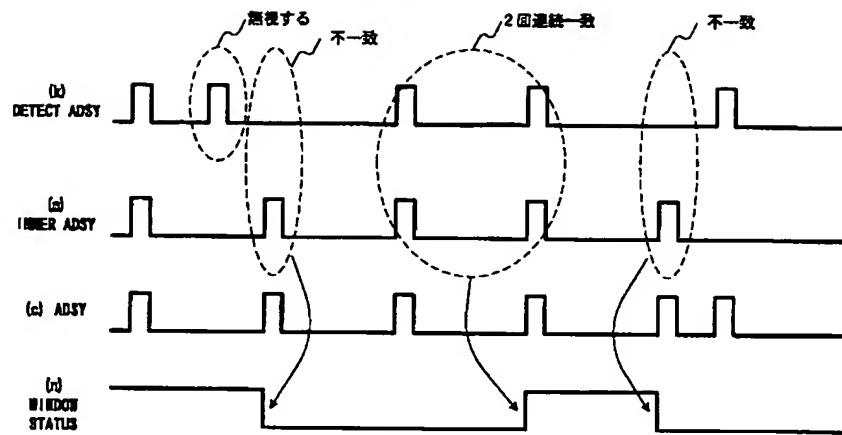
【図3】



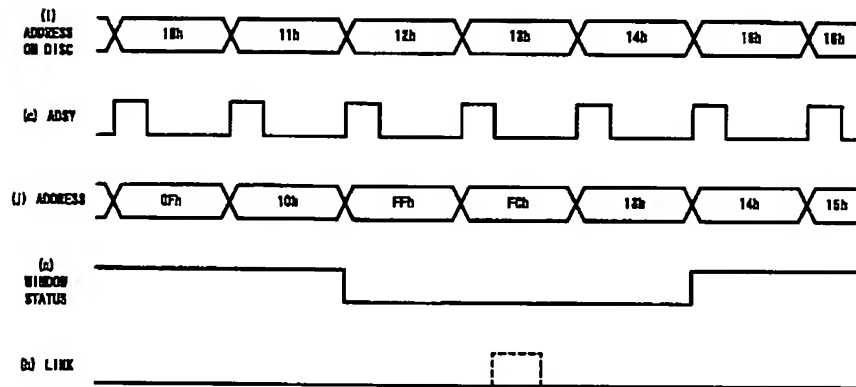
【図4】



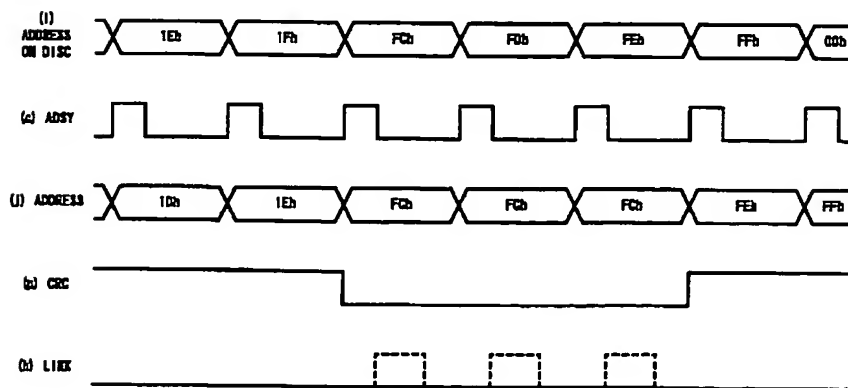
【図5】



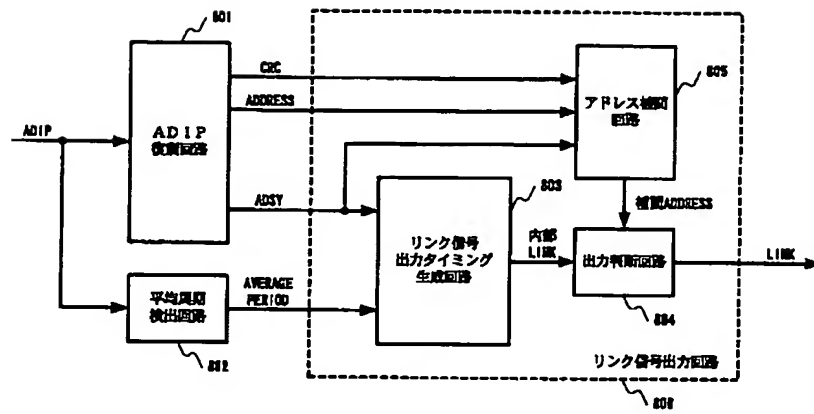
【図6】



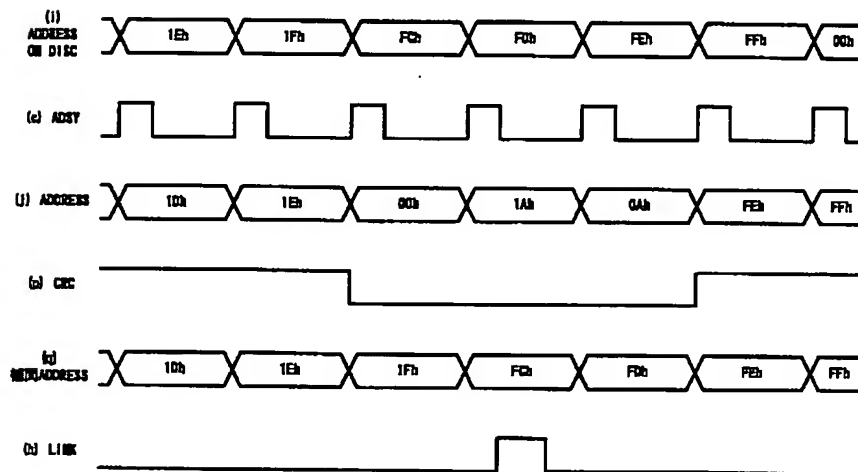
【図7】



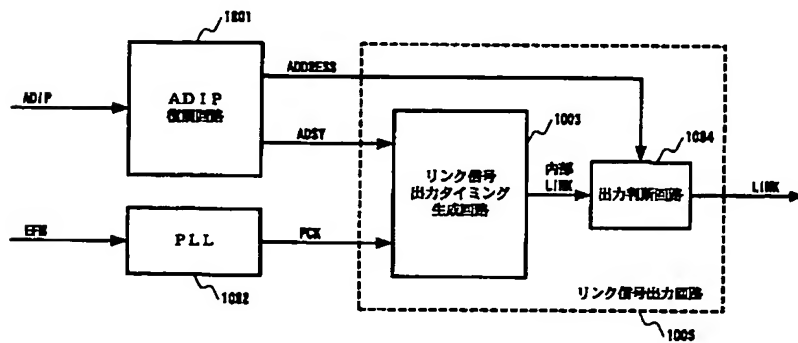
【図8】



【図9】

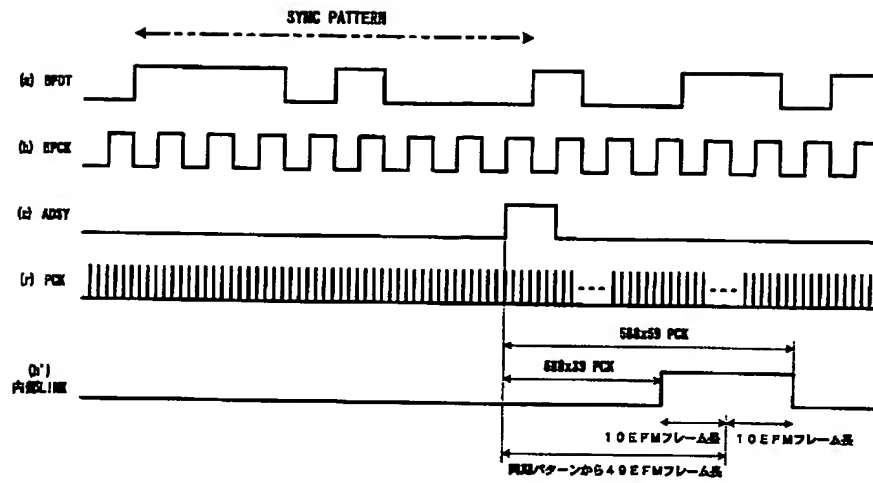


【図10】





【図11】



【図12】

